Afbeelding met tekst, diagram, schermopname, Lettertype

Automatisch gegenereerde beschrijvingDigital Systems Development les 5 samenvatting

Digital System Design: Performance cost and power

Definitie: Performance wordt gemeten via het aantal verwerkte operaties per seconde.

Formule:

Digital System Design: Timing Analysis

Definitie: De timing van een digitaal systeem hangt af van de combinatorische en sequentiële blokken.

Een systeem met een logische poort is sneller dan een systeem met een flip flop.

* Alle signalen geconnecteerd met memory inputs moeten klaar en voorbereid zijn voordat de volgende klokflank er is.
* Alle systemen moeten gesynchroniseerd en performant werken

Samenvatting: Voor ieder pad moet de kloksnelheid van het systeem sneller zijn dan de setup time en de klok-to-output van de registers.

Digital System Design: CMOS transistors as water valves

Afbeelding met diagram, lijn, tekst, Perceel

Automatisch gegenereerde beschrijvingAfbeelding met tekst, diagram, Lettertype, wit

Automatisch gegenereerde beschrijvingDefinitie: Transistors doorslag kan gebruikt worden om een tijdsvertraging in een digitaal systeem in te bouwen

Een cascade van deze schakeling kan dan gebruikt worden om een tijdsvertraging te verlengen.

Afbeelding met diagram, schets, Technische tekening, Plan

Automatisch gegenereerde beschrijving

* Ook de bedrading van een digitaal systeem kan een tijdvertraging opleveren. Vaak wordt dit ook de ‘transit time’ genoemd. Vaak is deze vertraging zeer klein maar op grotere printplaten kan dit zeker een bepalende factor worden.

Digital System Design: Fan-Out delay

Definitie: De tijdsvertraging van een poort is proportioneel aan zijn uitgangscapaciteit. Het connecteren van een uitgang aan een andere poort vergroot deze capaciteit met de verbinding tussen de poorten en de capaciteit van de nieuwe poort.

Formule:

* Op deze manier tonen we aan dat de tijdsvertraging aanzienlijk groter is

Afbeelding met diagram, lijn, Lettertype, wit

Automatisch gegenereerde beschrijvingAfbeelding met lijn, diagram, Perceel, schets

Automatisch gegenereerde beschrijving

Digital System Design: Critical Path

Definitie: het Critical Path in een digitaal systeem is de route met de grootste vertraging

* De max clock frequency wordt bepaald via het critical path

Digital System Design: componenten van route delay

Definitie: De componenten die het totaal vertraging opmaken

|  |  |
| --- | --- |
| * Levels of logic | * De hoeveelheid levels van logica |
| * Internal cell delay | * De interne vertraging tussen ingang en uitgang |
| * Wire delay | * De vertraging van de connecties |
| * Cell input capacitance | * De interne capaciteit aan de ingang |
| * Cell fanout | * De interne capaciteit aan de uitgang |
| * Cell output drive strength | * De hoeveelheid stroom die een driver kan leveren |

Digital System Design: clock skew

Definitie: De ongelijke vertraging die tussen verschillende stukken logica in een digitaal systeem voorkomen

* Afbeelding met tekst, Lettertype, schermopname, diagram

  Automatisch gegenereerde beschrijvingDit komt voor bij verschillende interfaces van een schakeling
* **Als er geen rekening met deze vertragingen wordt gehouden komen er niet herkenbare en vreemde problemen voorkomen die niet gerelateerd zijn aan de component.**

Digital System Design: timing in Xilinx designs

Definitie: Hou rekening met de CPU snelheid en sync daar de snelheid mee omhoog

Afbeelding met tekst, diagram, Lettertype, Plan

Automatisch gegenereerde beschrijving

Afbeelding met tekst, diagram, schermopname, Lettertype

Automatisch gegenereerde beschrijving

Digital System Design: Pipelining

Definitie: pipelining van een digitaal ontwerp kan gebruikt worden om de critical path korter te maken.

* Door registers te plaatsen voor een bepaald path kan er een gecontroleerde vertraging worden uitgevoerd. Doordat de vertraging op alle locaties dezelfde is kan de kloksnelheid worden opgedreven.

Afbeelding met diagram, lijn, ontwerp

Automatisch gegenereerde beschrijving

* Dit split combinatorische logica in verschillende cyclussen.
* De maximale kloksnelheid kan zo verhoogd worden
* De aanwezige resources worden zo beter benut
* De latency in een digitaal design kan zo worden gecontroleerd.

Digital System Design: re-timing

Afbeelding met lijn, diagram, cirkel, Kleurrijkheid

Automatisch gegenereerde beschrijvingDefinitie: re-timing is een algoritme proces om registers optimaal te verdelen over een digitaal systeem.

* Dit minimaliseert de klok periode
* Dit beperkt het gebruik van registers